

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-351916

(P2001-351916A)

(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	X 4 K 0 3 0
C 2 3 C 16/40		C 2 3 C 16/40	P 5 F 0 5 8
16/56		16/56	

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願2000-170138(P2000-170138)

(22) 出願日 平成12年6月7日 (2000. 6. 7)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 伊倉 恒生

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム(参考) 4K030 AA06 AA09 AA20 BA44 CA04

CA12 DA08 LA02

5F058 BA20 BC02 BC04 BF25 BF27

BF29 BF33 BF37 BF38 BH01

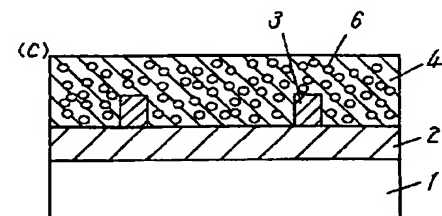
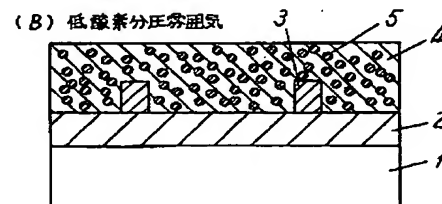
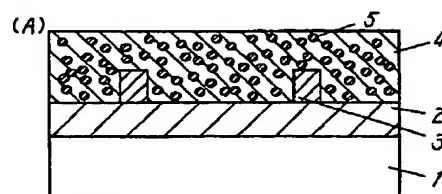
BH20 BJ01 BJ02

(54) 【発明の名称】 シリコン酸化膜の形成方法

(57) 【要約】

【課題】 低誘電率シリコン酸化膜を形成する。

【解決手段】 任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成し、前記シリコン酸化膜中の酸化物のみを選択的に還元除去しシリコン酸化膜中に空孔を形成する。



1

【特許請求の範囲】

【請求項1】 基板上にシリコン酸化膜よりも任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成する工程と、前記シリコン酸化膜中の不純物のみを低酸素分圧雰囲気中で還元、除去しシリコン酸化膜中に空孔を形成する工程とを含むシリコン酸化膜の形成方法。

【請求項2】 基板上にシリコン酸化膜よりも任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成する工程と、前記シリコン酸化膜中の不純物のみを還元性雰囲気により還元、除去しシリコン酸化膜中に空孔を形成する工程とを含むシリコン酸化膜の形成方法。

【請求項3】 請求項2記載のシリコン酸化膜の形成方法において、選択還元ガスに H_2 （水素）又は CO （一酸化炭素）のいずれかを用いることを特徴とするシリコン酸化膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法に関し、特に配線間の絶縁膜の形成方法に特徴を持つものである。

【0002】

【従来の技術】近年、半導体装置の高集積化と高機能化、高速化に伴い、配線パターンは微細化、多層化の方向に進んでいる。それらを実現するための手段の一つとして、層間絶縁膜の低誘電率化が提案されている。現在提案されている低誘電率膜の中には絶縁膜中に空孔を形成することにより、誘電率を低下させる方法がある。以下に膜中に空孔を形成することにより、低誘電率化した膜の形成方法を説明する。

【0003】第1の従来技術は特開平5-283542号公報に開示されているように Al （アルミニウム）のような金属微粒子または酸化シリコンからなる微粒子を分散させた絶縁性主材料を基板上に塗布して固化させた後、上記微粒子のみを選択的にエッチング除去し、前記微粒子を除去した部分に空孔を形成する方法である。これにより、内部に空孔が分散した絶縁膜が形成される。

【0004】第2の従来技術は特開平9-232302号公報に開示されているように水溶性酸化物を不純物として、非水溶性材料層中に分散させ、エッチング溶液に水を用いて前記水溶性酸化物のみを選択的にエッチング除去し、前記水溶性酸化物を除去した部分に空孔を形成する方法である。これにより、内部に空孔が分散した絶縁膜が形成される。

【0005】

【発明が解決しようとする課題】しかし上記の各方法では以下のような課題がある。

【0006】上述した第1の従来技術はエッチャントに溶液を用いるため、溶液の絶縁膜に対する浸透性の問題

2

により、絶縁膜表面から深さ方向に対して、微粒子のエッチング除去率が異なる可能性がある。この場合、配線間に分散した金属微粒子がエッチング除去されずに残留し、配線間リークの発生による歩留まりロスおよび半導体装置の信頼性劣化が懸念される。また微粒子に酸化シリコンを用いた場合にはエッチング溶液としてフッ酸を用いる必要がある。この場合も上記のエッチング残りの問題点に加え、配線層がフッ酸によって腐食されることも懸念される。

【0007】第2の従来技術ではエッチャントに水を用いているので、上述した腐食の問題はないが、溶液の絶縁膜に対する浸透性の問題は依然として残っており絶縁膜表面から深さ方向に対して、微粒子のエッチング除去率が異なる可能性がある。

【0008】この場合、残留物は絶縁体なので配線間リークは発生しないが、配線間の空孔形成率が設計値よりも小さくなる。その結果、配線間容量が通常の絶縁膜と同等になり、配線遅延が半導体装置の性能を劣化させることも懸念される。

【0009】

【課題を解決するための手段】本発明の絶縁膜の形成方法は、任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成し、前記シリコン酸化膜中の酸化物のみを選択的に還元、除去しシリコン酸化膜中に空孔を形成する。

【0010】本発明に係る第1のシリコン酸化膜の形成方法は、基板上にシリコン酸化膜よりも任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成する工程と、前記シリコン酸化膜中の不純物のみを低酸素分圧雰囲気中で還元、除去しシリコン酸化膜中に空孔を形成する工程とを含んでいる。

【0011】本発明に係る第2のシリコン酸化膜の形成方法は基板上にシリコン酸化膜よりも任意の温度で自由エネルギーが小さい酸化物を不純物として含んだシリコン酸化膜を形成する工程と、前記シリコン酸化膜中の不純物のみを還元性雰囲気により還元、除去しシリコン酸化膜中に空孔を形成する工程とを含んでいる。

【0012】この場合において、選択還元ガスに H_2 （水素）又は CO （一酸化炭素）のいずれかを用いることが好ましい。

【0013】

【発明の実施の形態】（第1の実施形態）図1に本発明に係る第1の発明の実施例を表す。

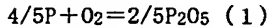
【0014】（A）不純物として例えば $400^\circ C$ における酸素1molあたりの標準生成自由エネルギーが $-480 kJ$ である P_2O_5 （五酸化二リン）を、 $400^\circ C$ における酸素1molあたりの自由エネルギーが $-760 kJ$ である SiO_2 （二酸化ケイ素）膜中に約20体積%含むように成膜する。成膜方法は例えば熱CVD装置において $480^\circ C$ 程度にシリコン基板1を保った状態で、チ

3

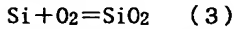
チャンバー圧力を200 Torrに設定し、12wt%程度のO₃ (オゾン) を流量6000 cc/分、TEOSを流量500 mg/分、TEPOを流量100 mg/分で前記基板1上に供給して形成する。

【0015】以下に1 atm、400℃における酸化、還元反応式および酸化物の標準生成自由エネルギー(以降ΔG°と記す)を示す。

【0016】



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -480 \text{ kJ/mol} \quad (2)$$



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -760 \text{ kJ/mol} \quad (4)$$

反応式(1)が平衡する時の酸素分圧を、式(2)から計算すると 5.5×10^{-38} (atm)になる。反応式(3)が平衡する時の酸素分圧を、式(4)から計算すると 1.0×10^{-59} (atm)になる。

【0017】(B)シリコン基板上に体積したシリコン酸化膜4に含まれる不純物5を、ファーンネスを用いて選択還元除去する。ファーンネス内を1 atmに保ち、酸素分圧を 1.0×10^{-59} (atm)以上、 5.5×10^{-38} (atm)以下に設定したN₂雰囲気中において、400℃の熱処理を30分間行う。

【0018】(C)シリコン酸化膜中のP₂O₅が選択的に還元除去され、シリコン酸化膜中に約20体積%の割合で空孔6が生成される。そしてこのシリコン酸化膜の比誘電率は約2.5になり、通常のシリコン酸化膜の比誘電率3.9~4.2と比較して低誘電率化が達成された。

【0019】工程(A)においては不純物およびシリコン酸化膜をCVD法により成膜することから、不純物をシリコン酸化膜中に均一に分散させることができる。

【0020】工程(B)においてはN₂雰囲気中で熱処理をかけるので、シリコン酸化膜中に分散された不純物除去率が、表面からの深さ方向に依存しない。また不純物がシリコン酸化膜中に残留しても、不純物は絶縁物のため、シリコン酸化膜の絶縁性は保つことができる。また不純物の除去に酸などを用いないので配線層3を腐食させることもない。

【0021】以上のように、この発明によれば配線を腐食させることなく層間絶縁膜の内部全体に空孔が形成されるので、配線間容量が従来の絶縁膜よりも小さくなり、高速の半導体装置を作製することが可能になる。またシリコン酸化膜を母材とし、被エッチング粒子も絶縁物のため、層間絶縁膜の絶縁性が確保でき、半導体装置の歩留まり、信頼性にも悪影響を与えることはない。

【0022】(第2の実施形態)図2は請求項3に記載した発明の実施例を表す。

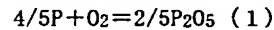
【0023】(A)不純物として例えば400℃における酸素1 molあたりの標準生成自由エネルギーが-480 kJであるP₂O₅ (五酸化二リン)を、400℃にお

4

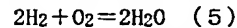
ける酸素1 molあたりの自由エネルギーが-760 kJであるSiO₂ (二酸化ケイ素) 膜中に約20体積%含むように成膜する。成膜方法は例えば熱CVD装置において480℃程度にシリコン基板1を保った状態で、チャンバー圧力を200 Torrに設定し、12wt%程度のO₃ (オゾン) を流量6000 cc/分、TEOSを流量500 mg/分、TEPOを流量100 mg/分で前記基板1上に供給して形成する。

【0024】以下に1 atm、400℃におけるP₂O₅の水素還元反応式およびΔG°を示す。

【0025】



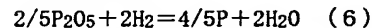
$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -480 \text{ kJ/mol} \quad (2)$$



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -430 \text{ kJ/mol} \quad (6)$$

反応式(1)と(5)から反応式(6)が導かれ、その時のΔG°は式(7)で表される。

【0026】

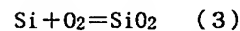


$$\Delta G^\circ = RT \ln \{PH_2/PH_2O\} = 50 \text{ kJ/mol} \quad (7)$$

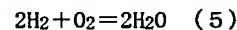
式(7)から反応式(6)が平衡する時のH₂/H₂O分圧比を計算すると約87になる。反応式(6)の反応を右に進めるためには87以上のH₂/H₂O分圧比が必要になる。

【0027】以下に1 atm、400℃におけるSiO₂の水素還元反応式およびΔG°を示す。

【0028】



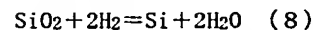
$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -760 \text{ kJ/mol} \quad (4)$$



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -430 \text{ kJ/mol} \quad (6)$$

反応式(3)と(5)から反応式(8)が導かれ、その時のΔG°は式(9)で表される。

【0029】



$$\Delta G^\circ = RT \ln \{PH_2/PH_2O\} = 330 \text{ kJ/mol} \quad (9)$$

式(9)から反応式(8)が平衡する時のH₂/H₂O分圧比を計算すると 6.4×10^{12} になる。反応式(8)の反応を右に進めるためには 6.4×10^{12} 以上のH₂/H₂O分圧比が必要になる。

【0030】(B)シリコン基板上に体積したシリコン酸化膜4に含まれる不純物5を、ファーンネスを用いて選択還元除去する。ファーンネス内を1 atmに保ち、H₂とH₂Oの分圧比が87以上、 6.4×10^{12} 以下の範囲にある純度のH₂雰囲気中において、400℃の熱処理を30分間行う。

【0031】(C)シリコン酸化膜中の不純物であるP₂O₅が選択的に還元除去され、シリコン酸化膜中に約20体積%の割合で空孔6が生成される。そしてこのシリコン酸化膜の比誘電率は約2.5になり、通常のシリコ

5

ン酸化膜の比誘電率3.9~4.2と比較して低誘電率が達成された。

【0032】工程(A)においては不純物およびシリコン酸化膜をCVD法により同時成膜することから、不純物をシリコン酸化膜中に均一に分散させることができる。

【0033】工程(B)においてはH₂雰囲気中で熱処理をかけるので、シリコン酸化膜中に分散された不純物除去率が、表面からの深さ方向に依存しない。またP₂O₅の選択還元が可能なH₂の純度範囲が広いので、厳密な10 雰囲気制御が必要ない。また不純物がシリコン酸化膜中に残留しても、不純物は絶縁物のため、シリコン酸化膜の絶縁性は保つことができる。また不純物の除去に酸などをを用いないので配線層を腐食させることもない。

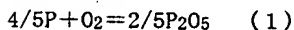
【0034】以上のように、この発明によれば配線を腐食させることなく、厳密な雰囲気制御無しに、層間絶縁膜の内部全体に空孔が形成される。配線間容量が従来の絶縁膜よりも小さくなり、高速の半導体装置を作製することが可能になる。またシリコン酸化膜を母材とし、被エッチング粒子も絶縁物のため、層間絶縁膜の絶縁性が20 確保でき、半導体装置の歩留まり、信頼性にも悪影響を与えない。

【0035】(第3の実施形態)図3に請求項3に記載した発明の実施例を表す。

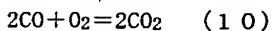
【0036】(A)不純物として例えば400℃における酸素1molあたりの標準生成自由エネルギーが-480kJであるP₂O₅(五酸化二リン)を、400℃における酸素1molあたりの自由エネルギーが-760kJであるSiO₂(二酸化ケイ素)膜中に約20体積%含むように成膜する。成膜方法は例えば熱CVD装置にお30 いて480℃程度にシリコン基板1を保った状態で、チャンパー圧力を200Torrに設定し、12wt%程度のO₃(オゾン)を流量6000cc/分、TEOSを流量500mg/分、TEPOを流量100mg/分で前記基板1上に供給して形成する。

【0037】以下に1atm、400℃におけるP₂O₅の一酸化炭素還元反応式およびΔG°を示す。

【0038】



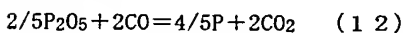
$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -480 \text{ kJ/mol} \quad (2)$$



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -460 \text{ kJ/mol} \quad (11)$$

反応式(1)と(10)から反応式(12)が導かれ、その時のΔG°は式(13)で表される。

【0039】



$$\Delta G^\circ = RT \ln \{PCO/PCO_2\} = 20 \text{ kJ/mol} \quad (13)$$

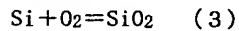
式(13)から反応式(12)が平衡する時のCO/CO₂分圧比を計算すると約6になる。反応式(6)の反応を右に進めるためには6以上のCO/CO₂分圧比が50

6

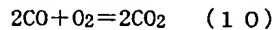
必要になる。

【0040】以下に1atm、400℃におけるSiO₂の一酸化炭素還元反応式およびΔG°を示す。

【0041】



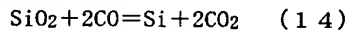
$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -760 \text{ kJ/mol} \quad (4)$$



$$\Delta G^\circ = RT \ln \{P_{O_2}\} = -460 \text{ kJ/mol} \quad (11)$$

反応式(3)と(10)から反応式(14)が導かれ、その時のΔG°は式(15)で表される。

【0042】



$$\Delta G^\circ = RT \ln \{PCO/PCO_2\} = 300 \text{ kJ/mol} \quad (15)$$

式(15)から反応式(14)が平衡する時のCO/CO₂分圧比を計算すると4.4×10¹¹になる。反応式(14)の反応を右に進めるためには4.4×10¹¹以上のCO/CO₂分圧比が必要になる。

【0043】(B)シリコン基板上に体積したシリコン酸化膜4に含まれる不純物5を、ファーンズを用いて選択還元除去する。ファーンズ内を1atmに保ち、COとCO₂分圧比の分圧比が6以上、4.4×10¹¹以下の範囲にある純度のCO雰囲気中において、400℃の熱処理を30分間行う。

【0044】(C)シリコン酸化膜中の不純物であるP₂O₅が選択的に還元除去され、シリコン酸化膜中に約20体積%の割合で空孔6が生成される。そしてこのシリコン酸化膜の比誘電率は約2.5になり、通常のシリコン酸化膜の比誘電率3.9~4.2と比較して低誘電率が達成された。

【0045】工程(A)においては不純物およびシリコン酸化膜をCVD法により同時成膜することから、不純物をシリコン酸化膜中に均一に分散させることができる。

【0046】工程(B)においてはCO雰囲気中で熱処理をかけるので、シリコン酸化膜中に分散された不純物除去率が、表面からの深さ方向に依存しない。またP₂O₅の選択還元が可能なCOの純度範囲が広いので、厳密な雰囲気制御が必要ない。また不純物がシリコン酸化膜中に残留しても、不純物は絶縁物のため、シリコン酸化膜の絶縁性は保つことができる。また不純物の除去に酸などをを用いないので配線層を腐食させる懸念も無い。

【0047】

【発明の効果】本発明によれば配線を腐食させることなく層間絶縁膜の内部全体に空孔が形成されるので、配線間容量が従来の絶縁膜よりも小さくなり、高速の半導体装置を作製することが可能になる。またシリコン酸化膜を母材とし、被エッチング粒子も絶縁物のため、層間絶縁膜の絶縁性が確保でき、半導体装置の歩留まり、信頼性にも悪影響を与えることはない。

【図面の簡単な説明】

7

8

【図1】第1の実施例のシリコン酸化膜形成方法を示す工程断面図

【図2】第2の実施例のシリコン酸化膜形成方法を示す工程断面図

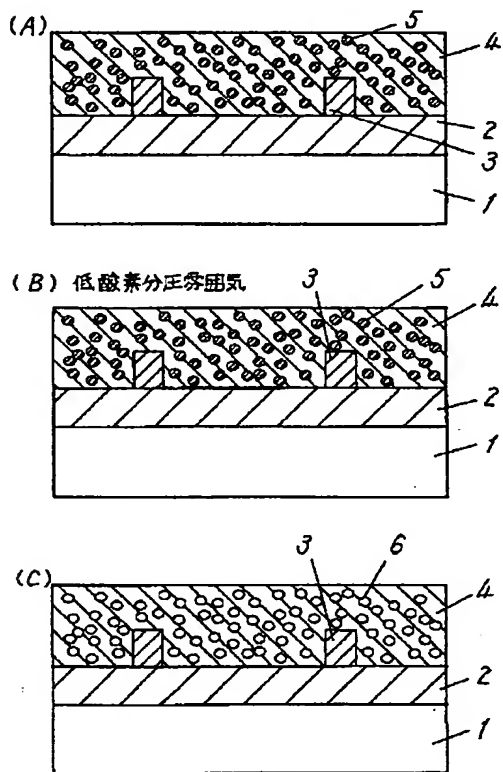
【図3】第3の実施例のシリコン酸化膜形成方法を示す工程断面図

【符号の説明】

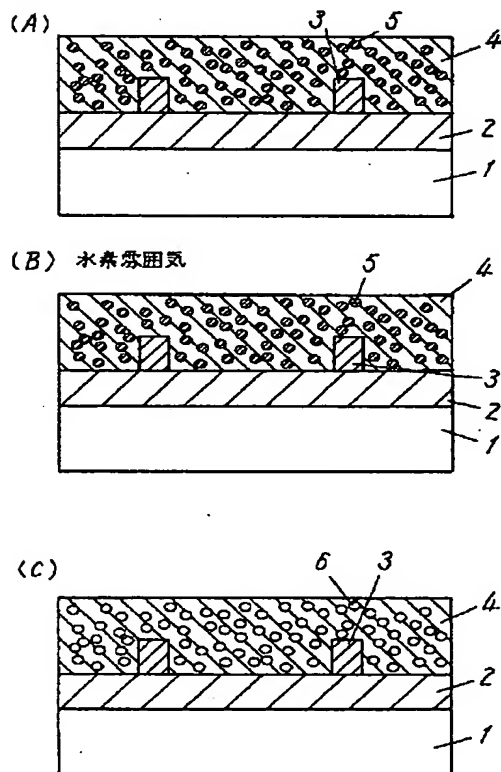
*

- *1 シリコン基板
- 2 下層絶縁膜
- 3 配線層
- 4 シリコン酸化膜
- 5 シリコン酸化膜中に分散された不純物
- 6 空孔

【図1】



【図2】



【図3】

